

WITIO-240 EXTENDED

EDV-Nr.: A-1258

240 Ein-/Ausgänge
3 * 16-Bit-Zähler
8 Interrupteingänge

wasco[®]

Handbuch

Copyright© 2006 by Messcomp Datentechnik GmbH

Diese Dokumentation ist urheberrechtlich geschützt. Alle Rechte sind vorbehalten.

Messcomp Datentechnik GmbH behält sich das Recht vor, die in dieser Dokumentation beschriebenen Produkte jederzeit und ohne Vorankündigung zu verändern.

Ohne schriftliche Genehmigung der Firma Messcomp Datentechnik GmbH darf diese Dokumentation in keinerlei Form vervielfältigt werden.

Geschützte Warenzeichen

IBM PC, PC/XT und PC/AT sind geschützte Warenzeichen von International Business Machines (IBM).

BASIC ist ein geschütztes Warenzeichen von Dartmouth College. Turbo Pascal, Turbo C sind geschützte Warenzeichen von Borland. Quickbasic ist ein eingetragenes Warenzeichen von Microsoft. Powerbasic ist ein eingetragenes Warenzeichen von Robert S. Zale.

wasco® ist ein eingetragenes Warenzeichen.

Haftungsbeschränkung

Die Firma Messcomp Datentechnik GmbH haftet für keinerlei, durch den Gebrauch der Interfacekarte WITIO-240_{EXTENDED} und dieser Dokumentation, direkt oder indirekt entstandenen Schäden.

Inhaltsverzeichnis

- 1. Produktbeschreibung**
- 2. Installation der WITIO-240_{EXTENDED}**
- 3. Systemkomponenten**
 - 3.1 Blockschaltbild
 - 3.2 Adressierung
 - 3.3 Steckerbelegung
 - 3.4 240-Kanal-Ein-/Ausgabe
 - 3.5 3 * 16 Bit Zähler
 - 3.6 Interrupt-Eingänge
- 4. Programmbeispiele**
- 5. Zubehör**
 - 5.1 Passendes **wasco**[®]-Zubehör
 - 5.2 Anschlussstechnik (Anwendungsbeispiel)
 - 5.3 Einzelkomponenten zur Eigenkonfektionierung
- 6. Fehlersuche**
- 7. Technische Daten**
- 8. Produkthaftungsgesetz**
- 9. EG-Konformitätserklärung**

Anhang

Programmierbarer Timer-Baustein 8254
Programmierbarer I/O-Baustein 8255
Programmierbarer Interrupt-Baustein 8259A/82C59A

1. Produktbeschreibung

Die WITIO-240_{EXTENDED} bietet 240 digitale Ein/Ausgangskanäle, die TTL-kompatibel sind. Diese Karte eignet sich für Ein- und Ausgabeanwendungen, für die keine galvanische Trennungen notwendig sind. Die 30 Ein-/Ausgabeports sind in Gruppen zu je acht Kanälen, jeder dritte Port ist zudem auch in zwei Gruppen zu je vier Kanälen als Ein- oder Ausgänge programmierbar. Zusätzlich zu den normalen TTL-Ein/Ausgangskanälen sind acht programmierbare Interrupteingänge, die über einen Interruptkontroller kontrolliert werden, verfügbar. Zeitabhängige Interruptauslösungen sind durch einen Zählerbaustein, kombiniert mit einem Quarzoszillator, realisierbar. Eine 37polige D-Sub-Buchse am Slotblech der Platine, ein 40poliger und vier 50polige Pfostenstecker auf der Platine ermöglichen den Anschluss der Peripherie. Über ein optional erhältliches Steckerverlegungs-Set ist die Verlegung des 40poligen Pfostensteckers auf eine 37polige D-Sub-Buchse mit Slotblech möglich.

2. Installation der WITIO-240_{EXTENDED}

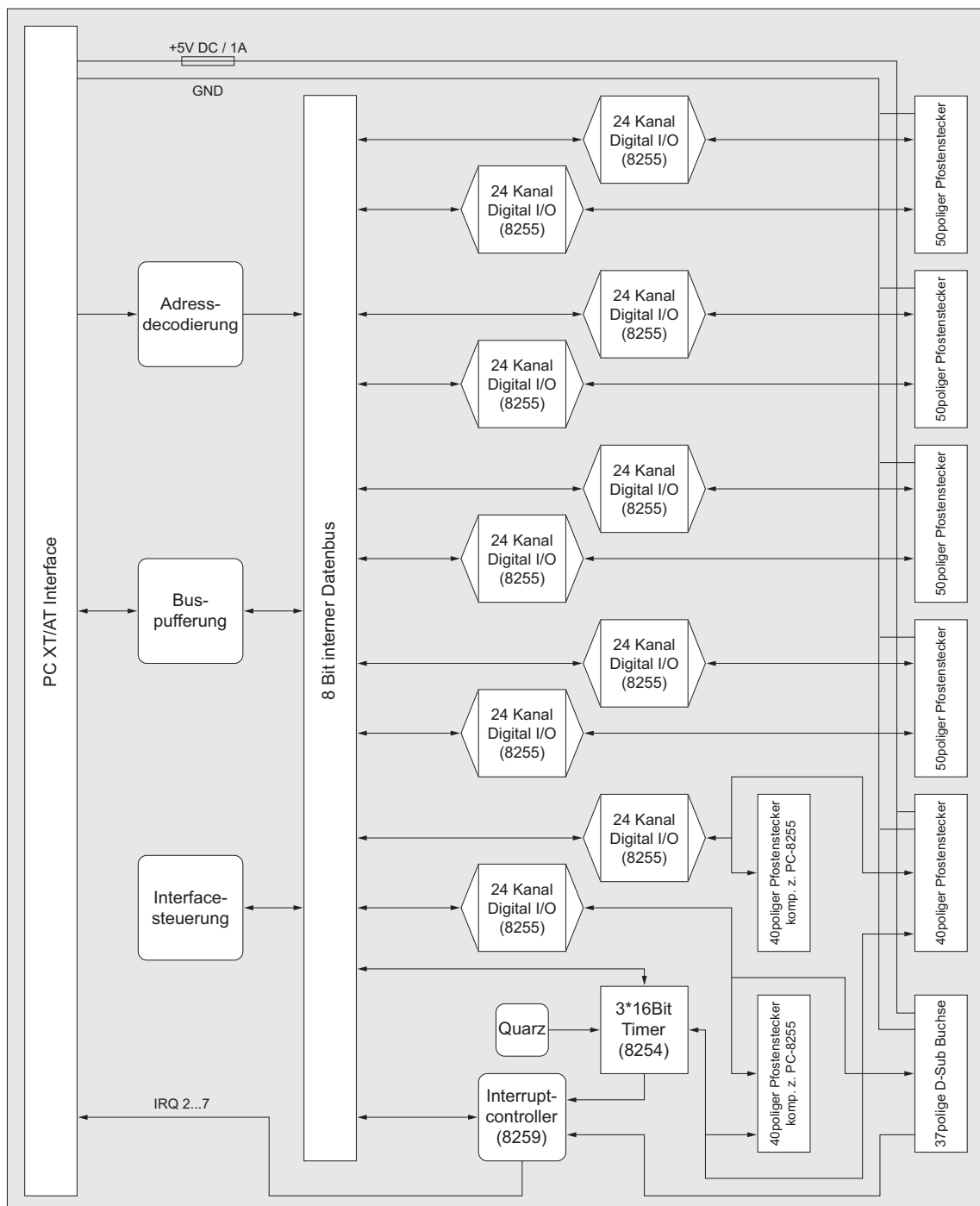
Bevor Sie mit dem Einbau der Adapterkarte beginnen, überzeugen Sie sich davon, dass der Rechner vom Netz getrennt oder zumindest ausgeschaltet worden ist. Beim Einbau der Interface-Karte WITIO-240_{EXTENDED} in den laufenden Rechner können nicht nur die Karte selber, sondern auch andere Karten des PC's oder der Rechner zerstört werden.

Lesen Sie bitte, bevor Sie die Interfacekarte in einen beliebigen freien Steckplatz setzen, die Kapitel über die Adresseinstellung, die Interrupt-einstellung, den Waitstategenerator sowie über die Jumperung des Timerbausteins. Bei all diesen Einstellmöglichkeiten ist es nötig, auf der Platine Dip-Schalter umzustellen bzw. Jumper zu setzen. Diese Einstellungen müssen unbedingt vor dem Einbau der Interfacekarte geschehen, da das Setzen der Jumper bei eingebauter Platine nicht mehr möglich ist.

Wählen Sie nun einen beliebigen freien Steckplatz aus und setzen Sie die Karte dort ein. Dann verschrauben Sie das Winkelblech, damit sich die Karte nicht während des Betriebs unter Einwirkung des Anschlusskabels aus ihrer Fassung lösen kann.

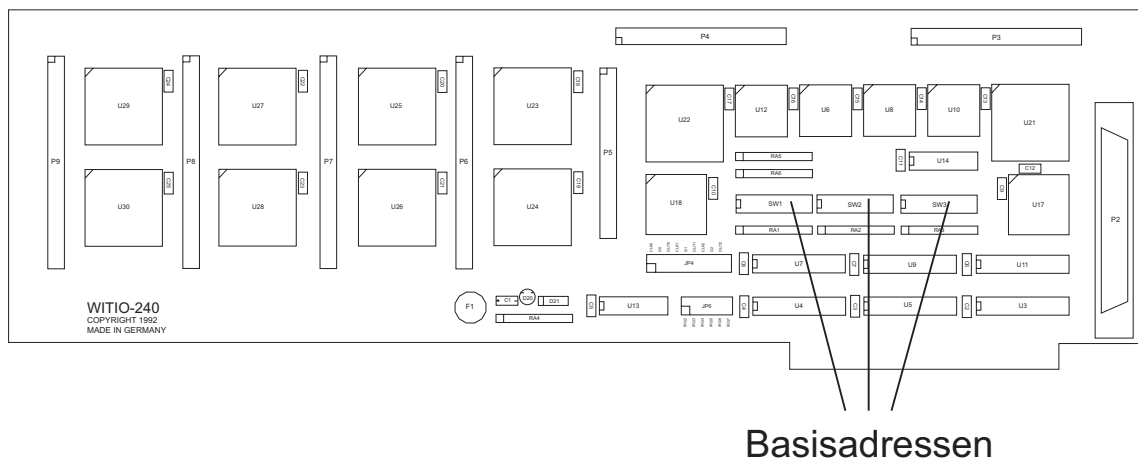
3. Systemkomponenten

3.1 Blockschaftbild



3.2 Adressierung

Die Port-Adress-Bereiche, unter denen die drei Bausteine angesprochen werden können, sind durch drei Dip-Schalterblöcke auf der Platine einstellbar:



Die Interfacekarte WITIO-240_{EXTENDED} decodiert die Adressleitungen A4 bis A11. Für die Basis-Portadressen sind die Adressleitungen A4 bis A9 relevant, da in den PC's nicht der volle Adressbereich ausdecodiert wird. Die Dip-Schalter der Adressleitungen A10 und A11 müssen bei den Dip-schalterblöcken 1..3 immer ON sein.

Achten Sie bei der Einstellung der Portadressen darauf, dass der ausgewählte Adressbereich von keiner anderen Peripheriekarte oder vom Computer selbst benutzt wird. Die Interfacekarte ist für den Timer, PIC, PIO1 und PIO2 standardmäßig auf die Adresse 220h eingestellt. Für die PIO-Bausteine 3..6 ist 230h, für PIO-Bausteine 7..10 ist standardmäßig 240h eingestellt. Falls diese Adressen in Ihrem Computer bereits belegt sind, und Sie die Adressbereiche ändern müssen, achten Sie bitte darauf dass in den mitgelieferten Beispielprogrammen die Port-Adressen ebenfalls geändert werden.

Die wichtigsten Einstellungen der Portadressen entnehmen Sie bitte folgender Tabelle.

3.2.1 Einstellung der Portadressen

Schalter SW1 Basisadresse	1 A4	2 A5	3 A6	4 A7	5 A8	6 A9	7 A10	8 A11
200h	ON	ON	ON	ON	ON	OFF	ON	ON
210h	OFF	ON	ON	ON	ON	OFF	ON	ON
220h	ON	OFF	ON	ON	ON	OFF	ON	ON
230h	OFF	OFF	ON	ON	ON	OFF	ON	ON
240h	ON	ON	OFF	ON	ON	OFF	ON	ON
250h	OFF	ON	OFF	ON	ON	OFF	ON	ON
260h	ON	OFF	OFF	ON	ON	OFF	ON	ON
270h	OFF	OFF	OFF	ON	ON	OFF	ON	ON
280h	ON	ON	ON	OFF	ON	OFF	ON	ON
290h	OFF	ON	ON	OFF	ON	OFF	ON	ON
2A0h	ON	OFF	ON	OFF	ON	OFF	ON	ON
2B0h	OFF	OFF	ON	OFF	ON	OFF	ON	ON
2C0h	ON	ON	OFF	OFF	ON	OFF	ON	ON
2D0h	OFF	ON	OFF	OFF	ON	OFF	ON	ON
2E0h	ON	OFF	OFF	OFF	ON	OFF	ON	ON
2F0h	OFF	OFF	OFF	OFF	ON	OFF	ON	ON
300h	ON	ON	ON	ON	OFF	OFF	ON	ON

3.2.2 Die Belegung der Portadressen im PC

Portadresse	Funktion
000h .. 00Fh	DMA-Controller
020h .. 021h	Interrupt-Controller
040h .. 043h	Zeitgeber (8253)
060h .. 063h	Systemregister (8255)
080h .. 083h	DMA-Seitenregister
0AXh	NMI-Interrupt-Register
0CXh	Reserviert
0EXh	Reserviert
100h .. 1FFh	nicht verwendet
200h .. 20Fh	Game-Port
210h .. 217h	Erweiterungseinheit
220h .. 24Fh	Reserviert
278h .. 27Fh	2. paralleler Drucker
2F8h .. 2FFh	2. serielle Schnittstelle
300h .. 31Fh	Prototypenkarte
320h .. 32Fh	Harddisk-Controller
378h .. 37Fh	paralleler Drucker
380h .. 38Fh	SDLC-Schnittstelle
3A0h .. 3AFh	Reserviert
3B0h .. 3BFh	Monochromadapter
3C0h .. 3CFh	Reserviert
3D0h .. 3DFh	Farbgrafikkarte
3E0h .. 3E7h	Reserviert
3F0h .. 3F7h	Floppy-Controller
3F8h .. 3FFh	serielle Schnittstelle

3.2.3 Aufteilung der Portadressen

Adresse			Belegung
Dipschalterblock	Basisadresse	Offset	
SW1	BA	+ 0	PIO1-PortA - Schreib-Lesebuffer
SW1	BA	+ 1	PIO1-PortB - Schreib-Lesebuffer
SW1	BA	+ 2	PIO1-PortC - Schreib-Lesebuffer
SW1	BA	+ 3	PIO1 - Controll-Register
SW1	BA	+ 4	PIO2-PortA - Schreib-Lesebuffer
SW1	BA	+ 5	PIO2-PortB - Schreib-Lesebuffer
SW1	BA	+ 6	PIO2-PortC - Schreib-Lesebuffer
SW1	BA	+ 7	PIO2 - Controll-Register
SW1	BA	+ 8	Zähler0 - Schreib-Lesebuffer
SW1	BA	+ 9	Zähler1 - Schreib-Lesebuffer
SW1	BA	+ A	Zähler2 - Schreib-Lesebuffer
SW1	BA	+ B	Timer - Controll-Register
SW1	BA	+ C	PIC - IRR-ISR
SW1	BA	+ D	PIC - IMR
SW2	BA	+ 0	PIO3-PortA - Schreib-Lesebuffer
SW2	BA	+ 1	PIO3-PortB - Schreib-Lesebuffer
SW2	BA	+ 2	PIO3-PortC - Schreib-Lesebuffer
SW2	BA	+ 3	PIO3 - Controll-Register
SW2	BA	+ 4	PIO4-PortA - Schreib-Lesebuffer
SW2	BA	+ 5	PIO4-PortB - Schreib-Lesebuffer
SW2	BA	+ 6	PIO4-PortC - Schreib-Lesebuffer
SW2	BA	+ 7	PIO4 - Controll-Regsiter

Adresse			Belegung
Dipschalterblock	Basisadresse	Offset	
SW2	BA	+ 8	PIO5-PortA - Schreib-Lesebuffer
SW2	BA	+ 9	PIO5-PortB - Schreib-Lesebuffer
SW2	BA	+ A	PIO5-PortC - Schreib-Lesebuffer
SW2	BA	+ B	PIO5 - Controll-Register
SW2	BA	+ C	PIO6-PortA - Schreib-Lesebuffer
SW2	BA	+ D	PIO6-PortB - Schreib-Lesebuffer
SW2	BA	+ E	PIO6-PortC - Schreib-Lesebuffer
SW2	BA	+ F	PIO6 - Controll-Register
SW3	BA	+ 0	PIO7-PortA - Schreib-Lesebuffer
SW3	BA	+ 1	PIO7-PortB - Schreib-Lesebuffer
SW3	BA	+ 2	PIO7-PortC - Schreib-Lesebuffer
SW3	BA	+ 3	PIO7 - Controll-Register
SW3	BA	+ 4	PIO8-PortA - Schreib-Lesebuffer
SW3	BA	+ 5	PIO8-PortB - Schreib-Lesebuffer
SW3	BA	+ 6	PIO8-PortC - Schreib-Lesebuffer
SW3	BA	+ 7	PIO8 - Controll-Register
SW3	BA	+ 8	PIO9-PortA - Schreib-Lesebuffer
SW3	BA	+ 9	PIO9-PortB - Schreib-Lesebuffer
SW3	BA	+ A	PIO9-PortC - Schreib-Lesebuffer
SW3	BA	+ B	PIO9 - Controll-Regsiter
SW3	BA	+ C	PIO10-PortA - Schreib-Lesebuffer
SW3	BA	+ D	PIO10-PortB - Schreib-Lesebuffer
SW3	BA	+ E	PIO10-PortC - Schreib-Lesebuffer
SW3	BA	+ F	PIO10 - Controll-Regsiter

Bei Default-Basisadresse 220h (SW1), 230h (SW2) und 240h (SW3) ergibt sich z.B. folgender Adressbereich:

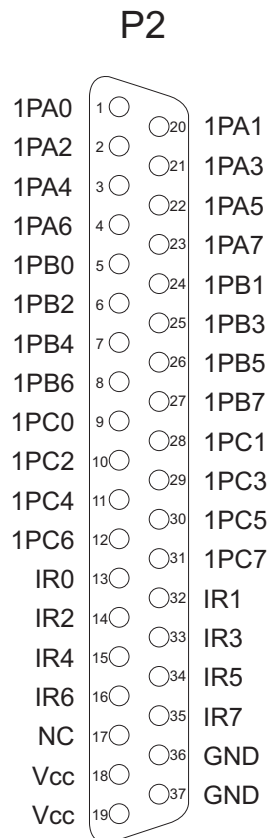
220h	Port1A - Schreib-Lesebuffer	(8255 - U15)
221h	Port1B - Schreib-Lesebuffer	(8255 - U15)
222h	Port1C - Schreib-Lesebuffer	(8255 - U15)
223h	Port1 - Controll-Register	(8255 - U15)
224h	Port2A - Schreib-Lesebuffer	(8255 - U16)
225h	Port2B - Schreib-Lesebuffer	(8255 - U16)
226h	Port2C - Schreib-Lesebuffer	(8255 - U16)
227h	Port2 - Controll-Register	(8255 - U16)
228h	Zähler0 - Schreib-Lesebuffer	(8254 - U18)
229h	Zähler1 - Schreib-Lesebuffer	(8254 - U18)
22Ah	Zähler2 - Schreib-Lesebuffer	(8254 - U18)
22Bh	Controll-Register	(8254 - U18)
22Ch	PIC - IRR-ISR	(8259 - U17)
22Dh	PIC - IMR	(8259 - U17)
230h	Port3A - Schreib-Lesebuffer	(8255 - U23)
231h	Port3B - Schreib-Lesebuffer	(8255 - U23)
232h	Port3C - Schreib-Lesebuffer	(8255 - U23)
233h	Port3 - Controll-Register	(8255 - U23)
234h	Port4A - Schreib-Lesebuffer	(8255 - U24)
235h	Port4B - Schreib-Lesebuffer	(8255 - U24)
236h	Port4C - Schreib-Lesebuffer	(8255 - U24)
237h	Port4 - Controll-Register	(8255 - U24)

238h	Port5A - Schreib-Lesebuffer	(8255 - U25)
239h	Port5B - Schreib-Lesebuffer	(8255 - U25)
23Ah	Port5C - Schreib-Lesebuffer	(8255 - U25)
23Bh	Port5 - Controll-Register	(8255 - U25)
23Ch	Port6A - Schreib-Lesebuffer	(8255 - U26)
23Dh	Port6B - Schreib-Lesebuffer	(8255 - U26)
23Eh	Port6C - Schreib-Lesebuffer	(8255 - U26)
23Fh	Port6 - Controll-Register	(8255 - U26)
240h	Port7A - Schreib-Lesebuffer	(8255 - U27)
241h	Port7B - Schreib-Lesebuffer	(8255 - U27)
242h	Port7C - Schreib-Lesebuffer	(8255 - U27)
243h	Port7 - Controll-Register	(8255 - U27)
244h	Port8A - Schreib-Lesebuffer	(8255 - U28)
245h	Port8B - Schreib-Lesebuffer	(8255 - U28)
246h	Port8C - Schreib-Lesebuffer	(8255 - U28)
247h	Port8 - Controll-Register	(8255 - U28)
248h	Port9A - Schreib-Lesebuffer	(8255 - U29)
249h	Port9B - Schreib-Lesebuffer	(8255 - U29)
24Ah	Port9C - Schreib-Lesebuffer	(8255 - U29)
24Bh	Port9 - Controll-Register	(8255 - U29)
24Ch	Port10A - Schreib-Lesebuffer	(8255 - U30)
24Dh	Port10B - Schreib-Lesebuffer	(8255 - U30)
24Eh	Port10C - Schreib-Lesebuffer	(8255 - U30)
24Fh	Port10 - Controll-Register	(8255 - U30)

3.3 Steckerbelegung

3.3.1 Signalbelegung der Anschlussstecker

Die D-Sub-Buchse P2 ist am Slotblech der Platine montiert. Ihr sind die ersten 24 Ein-/Ausgänge, sowie die acht Interrupteingänge zugeführt. Die 24 Ein-/Ausgänge sind außerdem auch der Pfostenleiste P3 zugeführt um eine Kompatibilität zu CN1 der PC8255 zu erreichen. Der Anschlussstecker P2 der WITIO-240_{EXTENDED} ist kompatibel zu P2 der WITIO-48_{EXTENDED}.



Vcc:

Interne Versorgungsspannung (+ 5V) des Rechners. Hier niemals eine externe Spannung anlegen.

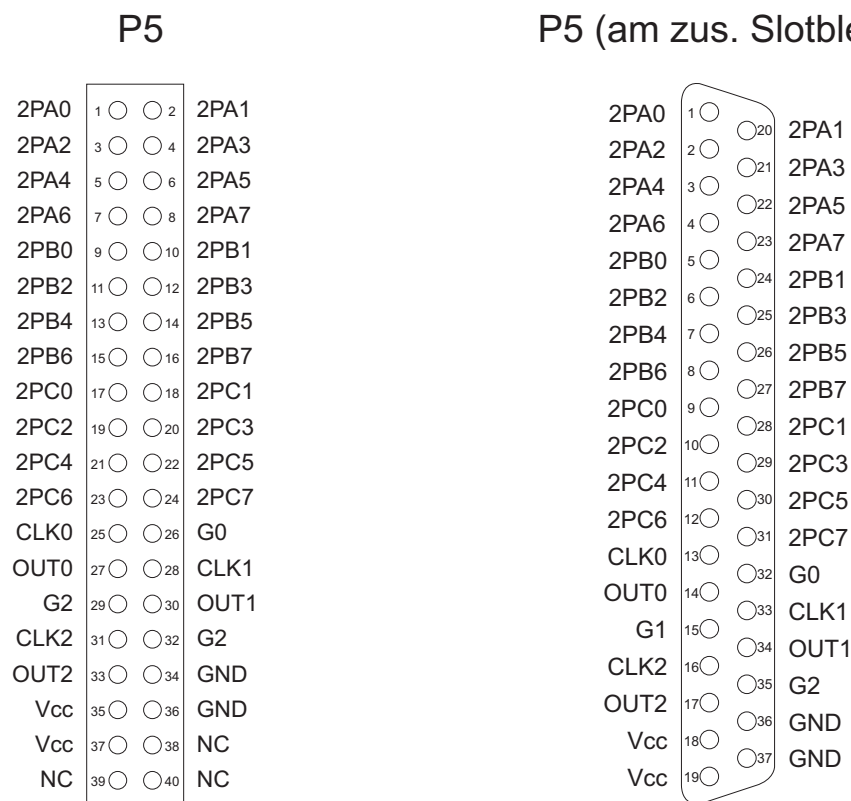
GND:

Masse des Rechners

NC:

Pin nicht belegt

Die 24 Ein-/Ausgänge von PIO-Baustein #2 und die Anschlüsse des Timers liegen am Pfostenstecker P5 an. Außerdem sind die Ein-/Ausgänge auch dem Kompatibilitätsstecker P4 und Anschlüsse des Timers P3 zugeführt. Es besteht die Möglichkeit, die Anschlüsse des Pfostensteckers P5 mittels Flachbandleitung auf ein Slotblech mit 37poliger D-Sub-Buchse zu verlegen. Der Pfostenstecker P5 der WITIO-240_{EXTENDED} ist kompatibel zu P5 der WITIO-48_{STANDARD} und WITIO-48_{EXTENDED}, zu P2 der RELAIS-16_{EXTENDED}, zu P3 der RELAIS-32_{EXTENDED}, OPTOOUT-32_{EXTENDED}, OPTOIO-16_{EXTENDED} und OPTORE-16_{EXTENDED}.



Vcc:

Interne Versorgungsspannung (+ 5V) des Rechners. Hier niemals eine externe Spannung anlegen.

GND:

Masse des Rechners

NC:

Pin nicht belegt

Dem Pfostenstecker P6 sind die Ein-/Ausgabekanäle der PIO-Bausteine drei und vier zugeordnet wie Sie der nachfolgenden Abbildung entnehmen können.

P6

3PA0	1 ○ ○ 2	3PA1
3PA2	3 ○ ○ 4	3PA3
3PA4	5 ○ ○ 6	3PA5
3PA6	7 ○ ○ 8	3PA7
3PB0	9 ○ ○ 10	3PB1
3PB2	11 ○ ○ 12	3PB3
3PB4	13 ○ ○ 14	3PB5
3PB6	15 ○ ○ 16	3PB7
3PC0	17 ○ ○ 18	3PC1
3PC2	19 ○ ○ 20	3PC3
3PC4	21 ○ ○ 22	3PC5
3PC6	23 ○ ○ 24	3PC7
GND	25 ○ ○ 26	4PA0
4PA1	27 ○ ○ 28	4PA2
4PA3	29 ○ ○ 30	4PA4
4PA5	31 ○ ○ 32	4PA6
4PA7	33 ○ ○ 34	4PB0
4PB1	35 ○ ○ 36	4PB2
4PB3	37 ○ ○ 38	4PB4
4PB5	39 ○ ○ 40	4PB6
4PB7	41 ○ ○ 42	4PC0
4PC1	43 ○ ○ 44	4PC2
4PC3	45 ○ ○ 46	4PC4
4PC5	47 ○ ○ 48	4PC6
4PC7	49 ○ ○ 50	GND

Die Anschlüsse von PIO-Baustein #5 und PIO-Baustein #6 sind dem Pfostenstecker P7 zugeführt.

P7

5PA0	1 ○ ○ 2	5PA1
5PA2	3 ○ ○ 4	5PA3
5PA4	5 ○ ○ 6	5PA5
5PA6	7 ○ ○ 8	5PA7
5PB0	9 ○ ○ 10	5PB1
5PB2	11 ○ ○ 12	5PB3
5PB4	13 ○ ○ 14	5PB5
5PB6	15 ○ ○ 16	5PB7
5PC0	17 ○ ○ 18	5PC1
5PC2	19 ○ ○ 20	5PC3
5PC4	21 ○ ○ 22	5PC5
5PC6	23 ○ ○ 24	5PC7
GND	25 ○ ○ 26	6PA0
6PA1	27 ○ ○ 28	6PA2
6PA3	29 ○ ○ 30	6PA4
6PA5	31 ○ ○ 32	6PA6
6PA7	33 ○ ○ 34	6PB0
6PB1	35 ○ ○ 36	6PB2
6PB3	37 ○ ○ 38	6PB4
6PB5	39 ○ ○ 40	6PB6
6PB7	41 ○ ○ 42	6PC0
6PC1	43 ○ ○ 44	6PC2
6PC3	45 ○ ○ 46	6PC4
6PC5	47 ○ ○ 48	6PC6
6PC7	49 ○ ○ 50	GND

Wie Sie der folgenden Abbildung entnehmen können sind die Ein-/Ausgabekanäle von PIO-Baustein #7 und PIO-Baustein #8 dem Pfostenstecker P8 zugeführt.

P8

7PA0	1 ○ ○ 2	7PA1
7PA2	3 ○ ○ 4	7PA3
7PA4	5 ○ ○ 6	7PA5
7PA6	7 ○ ○ 8	7PA7
7PB0	9 ○ ○ 10	7PB1
7PB2	11 ○ ○ 12	7PB3
7PB4	13 ○ ○ 14	7PB5
7PB6	15 ○ ○ 16	7PB7
7PC0	17 ○ ○ 18	7PC1
7PC2	19 ○ ○ 20	7PC3
7PC4	21 ○ ○ 22	7PC5
7PC6	23 ○ ○ 24	7PC7
GND	25 ○ ○ 26	8PA0
8PA1	27 ○ ○ 28	8PA2
8PA3	29 ○ ○ 30	8PA4
8PA5	31 ○ ○ 32	8PA6
8PA7	33 ○ ○ 34	8PB0
8PB1	35 ○ ○ 36	8PB2
8PB3	37 ○ ○ 38	8PB4
8PB5	39 ○ ○ 40	8PB6
8PB7	41 ○ ○ 42	8PC0
8PC1	43 ○ ○ 44	8PC2
8PC3	45 ○ ○ 46	8PC4
8PC5	47 ○ ○ 48	8PC6
8PC7	49 ○ ○ 50	GND

Der Pfostenleiste P9 sind die Anschlüsse der PIO-Bausteine neun und zehn zugeführt wie die nachfolgende Abbildung veranschaulicht.

P9

9PA0	1 ○ ○ 2	9PA1
9PA2	3 ○ ○ 4	9PA3
9PA4	5 ○ ○ 6	9PA5
9PA6	7 ○ ○ 8	9PA7
9PB0	9 ○ ○ 10	9PB1
9PB2	11 ○ ○ 12	9PB3
9PB4	13 ○ ○ 14	9PB5
9PB6	15 ○ ○ 16	9PB7
9PC0	17 ○ ○ 18	9PC1
9PC2	19 ○ ○ 20	9PC3
9PC4	21 ○ ○ 22	9PC5
9PC6	23 ○ ○ 24	9PC7
GND	25 ○ ○ 26	10PA0
10PA1	27 ○ ○ 28	10PA2
10PA3	29 ○ ○ 30	10PA4
10PA5	31 ○ ○ 32	10PA6
10PA7	33 ○ ○ 34	10PB0
10PB1	35 ○ ○ 36	10PB2
10PB3	37 ○ ○ 38	10PB4
10PB5	39 ○ ○ 40	10PB6
10PB7	41 ○ ○ 42	10PC0
10PC1	43 ○ ○ 44	10PC2
10PC3	45 ○ ○ 46	10PC4
10PC5	47 ○ ○ 48	10PC6
10PC7	49 ○ ○ 50	GND

3.3.2 Signalbelegung der Kompatibilitätsstecker

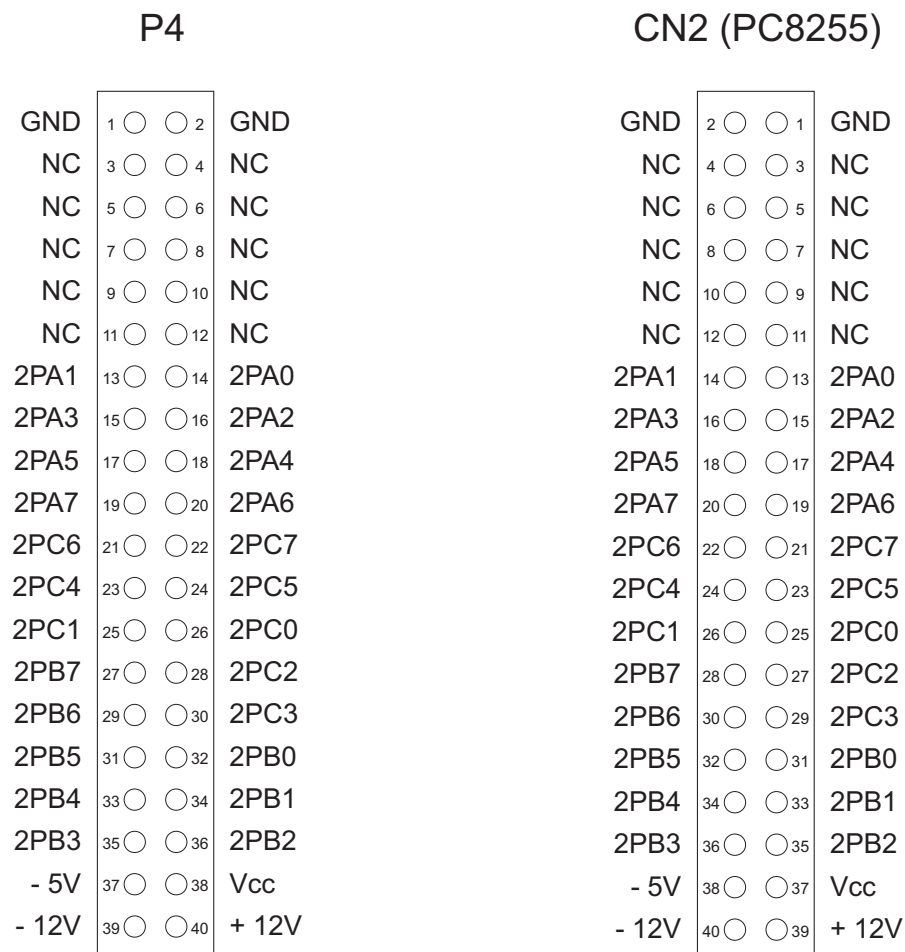
Die nachfolgende Abbildung zeigt die Pinbelegung vom Kompatibilitätsstecker P3 der WITIO-240_{EXTENDED} und dem Pfostenstecker CN1 der PC8255.

P3		CN1 (PC8255)	
GND	1 ○ ○ 2	GND	2 ○ ○ 1
1PA3	3 ○ ○ 4	1PA3	4 ○ ○ 3
1PA2	5 ○ ○ 6	1PA2	6 ○ ○ 5
1PA0	7 ○ ○ 8	1PA0	8 ○ ○ 7
OUT0	9 ○ ○ 10	OUT0	10 ○ ○ 9
CLK2	11 ○ ○ 12	CLK2	12 ○ ○ 11
G2	13 ○ ○ 14	G2	14 ○ ○ 13
G1	15 ○ ○ 16	G1	16 ○ ○ 15
1PA4	17 ○ ○ 18	1PA4	18 ○ ○ 17
1PA6	19 ○ ○ 20	1PA6	20 ○ ○ 19
1PC7	21 ○ ○ 22	1PC7	22 ○ ○ 21
1PC5	23 ○ ○ 24	1PC5	24 ○ ○ 23
1PC0	25 ○ ○ 26	1PC0	26 ○ ○ 25
1PC2	27 ○ ○ 28	1PC2	28 ○ ○ 27
1PC3	29 ○ ○ 30	1PC3	30 ○ ○ 29
1PB0	31 ○ ○ 32	1PB0	32 ○ ○ 31
1PB1	33 ○ ○ 34	1PB1	34 ○ ○ 33
1PB2	35 ○ ○ 36	1PB2	36 ○ ○ 35
- 5V	37 ○ ○ 38	- 5V	38 ○ ○ 37
- 12V	39 ○ ○ 40	- 12V	40 ○ ○ 39
GND		GND	
NC		NC	
1PA1		1PA1	
CLK0		CLK0	
G0		G0	
OUT2		OUT2	
CLK1		CLK1	
OUT1		OUT1	
1PA5		1PA5	
1PA7		1PA7	
1PC6		1PC6	
1PC4		1PC4	
1PC1		1PC1	
1PB7		1PB7	
1PB6		1PB6	
1PB5		1PB5	
1PB4		1PB4	
1PB3		1PB3	
Vcc		Vcc	
+ 12V		+ 12V	

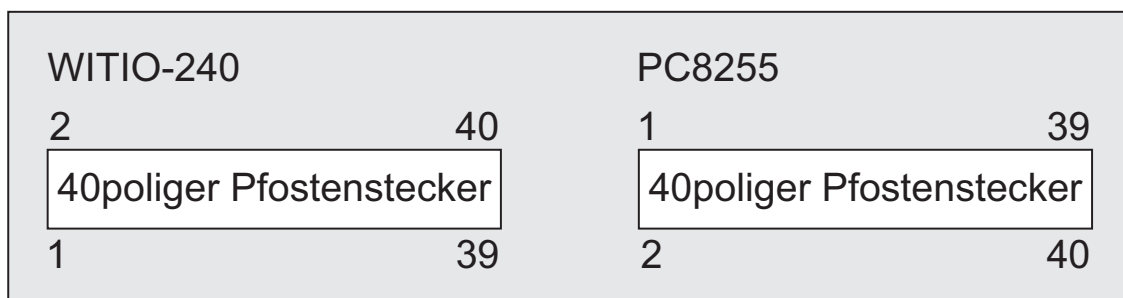
Vcc: Interne Spannung des Rechners, niemals eine externe Spannung anlegen!

Bitte beachten Sie, dass bei der Ein-/Ausgabe-Karte PC8255 die Zählweise des Steckers anders ist. Entgegen der deutschen Norm, wie sie bei der WITIO-240_{EXTENDED} Anwendung findet, ist bei der PC8255 Pin 1 am Pfostenstecker rechts oben.

Dem Pfostenstecker P4 sind die I/O-Anschlüsse des zweiten PIO-Bausteins zugeführt. Der Kompatibilitätsstecker P4 der WITIO-240_{EXTENDED} ist kompatibel zu CN2 der PC8255. Die Gegenüberstellung der beiden Stecker entnehmen Sie bitte der nun folgenden Abbildung:



Vcc: Interne Spannung des Rechners, niemals eine externe Spannung anlegen!



3.4 240-Kanal-Ein-/Ausgabe (8255)

Zur Ein-/Ausgabe sind auf der WITIO-240_{EXTENDED} zehn Schnittstellen-Bausteine vom Typ 82C55A vorhanden.

Der PIO-Baustein 8255A ist ein programmierbarer Mehrzweck-Ein-/Ausgabe-Baustein. Er hat 24 Ein-/Ausgabeanschlüsse, die in zwei Gruppen von je zwölf Anschlüssen getrennt programmierbar sind und im wesentlichen in drei Betriebsarten benutzt werden können. In der ersten Betriebsart (Betriebsart 0) kann jede Gruppe von zwölf Ein-/Ausgabeanschlüssen in Abschnitten von acht bzw. vier Anschlüssen als Eingang oder Ausgang programmiert werden. In der zweiten Betriebsart (Betriebsart 1) können acht Leitungen jeder Gruppe als Eingang oder Ausgang programmiert werden. Von den verbleibenden vier Anschlüssen werden drei für den Austausch von Quittungen und für Unterbrechungs-Steuersignale verwendet. Die dritte Betriebsart (Betriebsart 2) kann als Zweiweg-BUS-Betriebsart bezeichnet werden. Hier werden acht Anschlüsse für einen Zweiweg-Bus eingesetzt. Die fünf weiteren Anschlüsse, von denen einer zur anderen Gruppe gehört, werden in diesem Fall für den Quittungsaustausch benutzt. Außerdem ist das direkte Setzen und Rücksetzen einzelner Bits möglich.

3.5 3 * 16 Bit Zähler (8254)

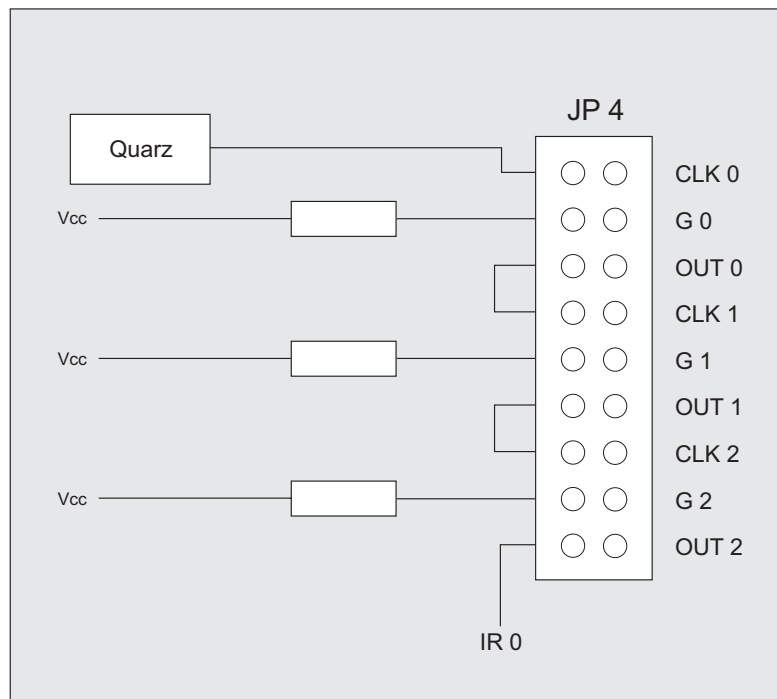
Zudem befindet sich noch ein programmierbarer Zähler-/Zeitgeberbaustein 8254 auf der Platine.

Die Interfacekarte WITIO-240_{EXTENDED} dient häufig als Schnittstelle zu elektronischen Geräten, wie Druckköpfe oder Schrittmotoren. Alle derartigen Geräte weisen spezifische Verzögerungszeiten auf, die für den zuverlässigen Betrieb genau beachtet werden müssen. Die Anwender-Software kann diese Zeitverzögerungen durch Zeitschleifen berücksichtigen, was hohen Programmieraufwand fordert.

Der programmierbare Zeitgeber 8254 ist zur Hardware-Lösung solcher Zeitgeberprobleme mit nur einem Baustein bestimmt. Er umfasst eine Gruppe von drei von einander unabhängigen 16-Bit-Zählern, die gemeinsam als periphere E/A-Kanäle betrieben werden. Zur Erfüllung seiner Anforderungen setzt der Programmierer, statt der in der System-Software vorgesehenen Zeitschleifen den 8254 ein. Er bestimmt die Betriebsart und die Voreinstellung eines der drei Zähler des 8254 und auf einen Befehl hin beginnt der 8254 mit der Auszählung der Zeitverzögerungen. Zudem kann der 8254 auch andere Funktionen übernehmen, die nicht den Charakter einer Zeitverzögerung aufweisen, wie z.B. Ereigniszähler und binärer Zählratenmultiplizierer.

Falls der Timer zur Generierung von zeitgesteuerten Interruptauslösungen benutzt werden soll, kann dies durch entsprechende Verbindungen am Jumperblock JP4 erfolgen. Hierbei wird dem Timer 0 der Takt der Quarzzeitbasis zugeführt. Der Ausgang des Timer 0 wird an den Eingang des Timer 1 und dessen Ausgang an den Timer 2 gelegt. Vom Ausgang des Timers 2 gelangt der heruntergeteilte Takt dann zum Interruptcontroller an die Leitung IR0, wo dann der benötigte Interrupt generiert wird. Die Gate-Eingänge des Timers werden über Strombegrenzungswiderstände auf "high" gelegt. Zu diesem Zweck müssen sämtliche der 9 Jumper gesteckt sein.

Bitte beachten Sie jedoch, dass bei externer Speisung des Timers mit Signalen sämtliche Jumper entfernt sein müssen. Das gleiche gilt auch für die Leitung IR0 des Interruptcontrollers.

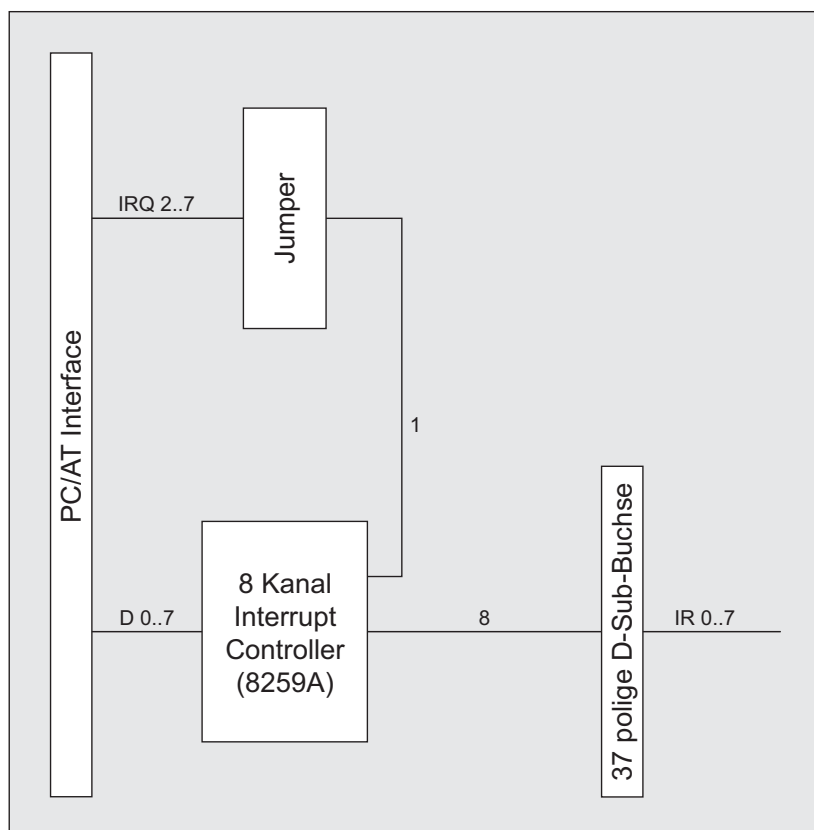


3.6 Interrupt-Eingänge

Neben den 240 durch Abfragemethode zu bedienenden Ein-/Ausgabe-Kanälen verfügt die Interfacekarte WITIO-240_{EXTENDED} über die 8 interrupt-fähigen Eingangskanäle IR0 .. IR7.

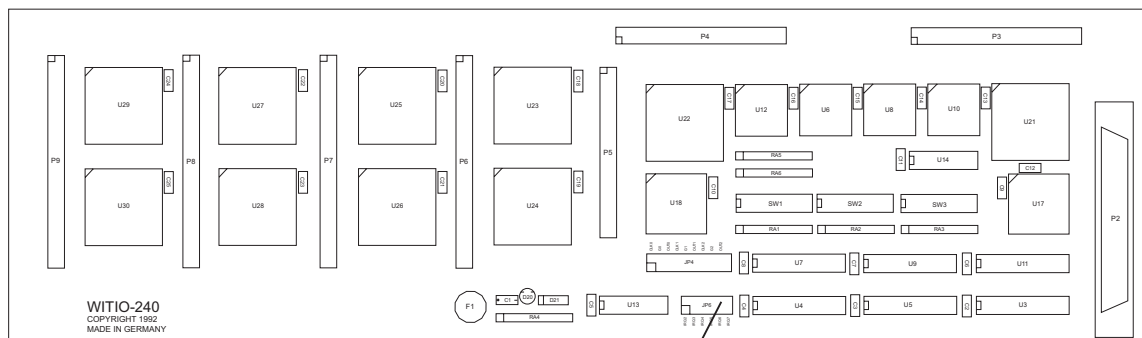
Diese Interruptkanäle sind dem Anwender über die D-Sub-Buchse P2 zugänglich.

Die Kommunikation zwischen den Interrupteingängen der WITIO-240_{EXTENDED} und dem PC lässt sich durch folgendes Blockdiagramm veranschaulichen:



Der PIC 8259 der WITIO-240_{EXTENDED} dient als Verwalter der Interrupteinträge IR0 .. IR7. Sobald eine Interruptmeldung an einem der acht Eingänge vorliegt, leitet er diese Anforderung an einen der Interrupteingänge IRQ2 .. IRQ7 des PC weiter.

Die Auswahl des zu bedienenden IRQ-Eingangs vom Rechner erfolgt über die Jumperstellung von JP6 auf der Platine.



Interrupt

Bitte beachten Sie:

An JP6 darf nur ein Jumper gesteckt sein!

Es darf ausschließlich einer derjenigen IRQ-Eingänge des Rechners gewählt werden, der aufgrund der Hardwarekonfiguration des PC's noch mit keiner Funktion bedacht wurde. Oft ist dies bei IRQ3 / serielle Zusatzschnittstelle der Fall. In der folgenden Tabelle sind die Funktionen der Hardware-Interrupts von XT- und AT-kompatiblen Rechnern dargestellt.

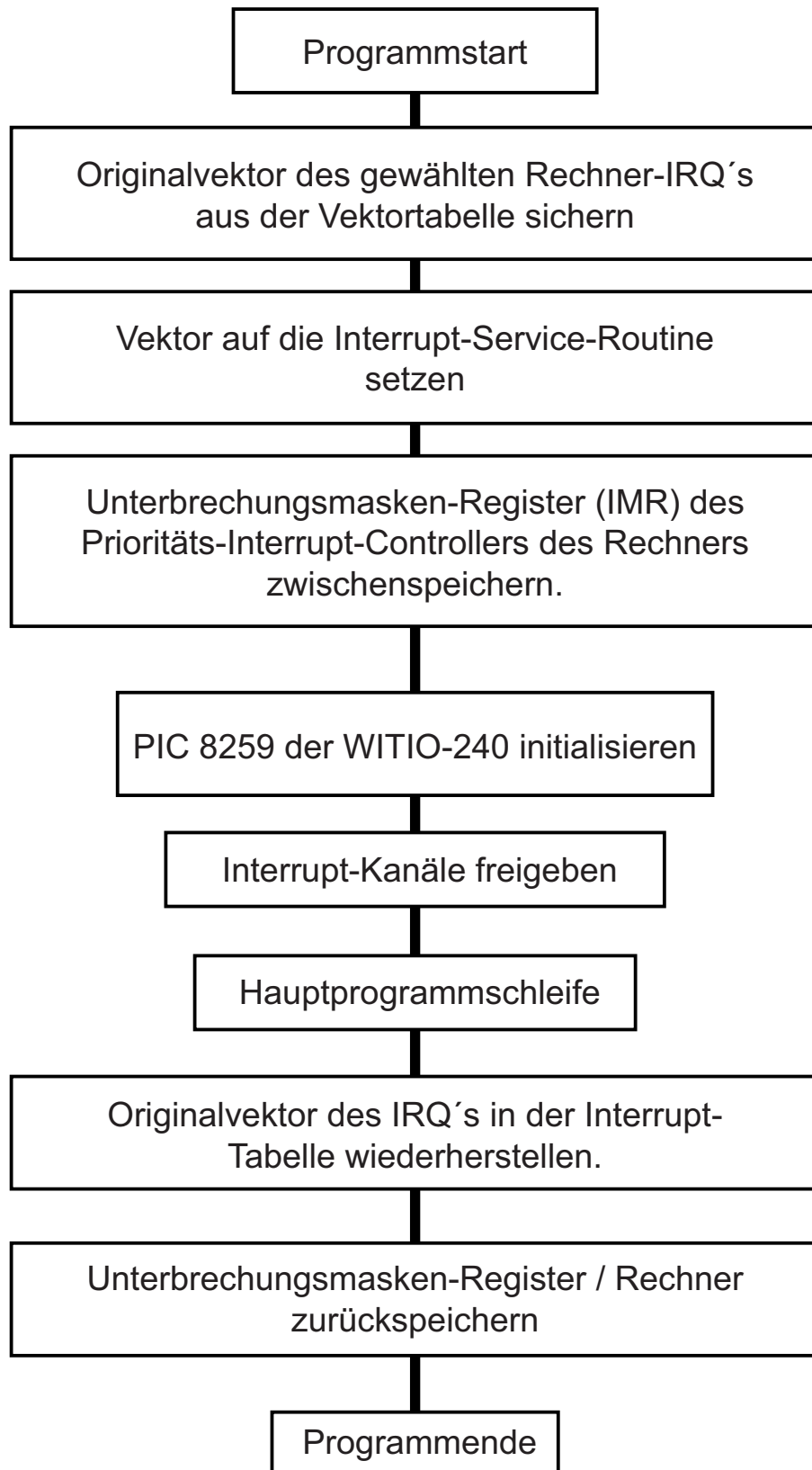
Eingang	Int.Nr.	Funktion
IRQ2	OAH	Grafikkarte (nur XT)
IRQ3	OBH	zweite serielle Schnittstelle
IRQ4	OCH	erste serielle Schnittstelle
IRQ5	ODH	Festplatten-Controller (XT), zweite parallele Schnittstelle (AT)
IRQ6	OEH	Disketten-Controller (XT), Disketten-/Festplatten-Controller (AT)
IRQ7	OFH	erste parallele Schnittstelle

Der PIC 8259 der Interfacekarte WITIO-240_{EXTENDED} ordnet aufgrund seiner Programmierung die Anfragen an den Leitungen IR0 bis IR7 nach Prioritäten, stellt fest, ob die Interrupt-Quelle überhaupt zugelassen ist und leitet die jeweils höchstprioritäre Anfrage über die ausgewählte IRQ-Leitung an die CPU weiter.

Aufgrund der Hardware-Auslegung der WITIO-240_{EXTENDED} existiert für alle acht Interrupt-Eingänge ein gemeinsamer Interruptvektor, der auf die gemeinsame Interrupt-Service-Routine zeigt. Dieser Vektor befindet sich in der Interrupt-Tabelle des Systemspeichers an der Stelle des zur Bedienung ausgewählten Rechner-Interrupts. Wird beispielsweise IRQ3 des Rechners als zu bedienender Eingang gewählt, so befindet sich in den Speicherzellen mit den Adressen 02C-02F ein Zeiger auf die Routine, in die bei Anforderungen an den IR-Eingängen gesprungen wird.

Innerhalb dieser Interrupt-Routine kann dann durch Abfrage-Betrieb (Polling) des Prioritäts-Controllers die Prioritätsebene des anfordernden Interrupts festgestellt und in die entsprechende Unterroutine des Interrupt-Service-Programmes verzweigt werden.

Aufgrund dessen ergibt sich für Programme zur Nutzung der Interrupt-Leitungen der WITIO-240_{EXTENDED} folgende Struktur:



Auf dem beiliegenden Datenträger sind einfache Beispielprogramme, die sich an diese Programmstruktur anlehnen, abgelegt.

Im nun folgenden wird ein kurzer Überblick über die Programmierung des PIC 8259 gegeben.

Programmierung des 8259A

Wird ein Prioritäts-Controller vom Typ 8259A in einem Prozessorsystem eingesetzt, so muss er zunächst über die sogenannten ICW's (Initialisation Command Words) initialisiert werden. Der Interrupt-Controller kann jedoch während des Programmablaufs jederzeit über sogenannte OCW's (Operation Command Words) umprogrammiert werden, wobei die Stärke des 8259A darin liegt, die Prioritätenregelung der einzelnen Interruptquellen auf vielfältige Weise festzulegen. Die ICW's bzw. OCWs werden mit Hilfe von Port-Befehlen im Programm über die in Kapitel 2 (Installation der WITIO-240_{EXTENDED}) beschriebenen I/O-Adressen dem 8259A der Interfacekarte WITIO-240_{EXTENDED} übermittelt.

Folgende ICW's und OCW's sind bei Verwendung der WITIO-240_{EXTENDED} in erster Linie von Bedeutung:

ICW's :

Der PIC der WITIO-240_{EXTENDED} muss durch die Instruktionsworte ICW1 und ICW2 initialisiert werden. ICW3 und ICW4 können entfallen.

ICW1 :

X	X	X	1	LTIM	X	SNGL	IC4
---	---	---	---	------	---	------	-----

Das Bit SNGL ist bei Verwendung der Interfacekarte WITIO-240_{EXTENDED} auf logisch "1" zu setzen. Mit LTIM (Level Trigger Mode) stellt man ein, ob auf den High-Pegel (LTIM = 1) oder auf die steigende Flanke (LTIM = 0) eines Signales an den Eingängen IR0 .. IR7 ein Interrupt ausgelöst werden soll. Ist IC4 = 0 wird kein ICW4 benötigt.

ICW2 :

T7	T6	T5	T4	T3	X	X	X
----	----	----	----	----	---	---	---

Dieses ICW legt normalerweise durch die oberen 5 Bits T3 bis T7 die Basisadresse der Vektornummer fest. Die unteren drei Bits der kompletten 8-Bit Int-Nr. erzeugt der Baustein korrespondierend zu den acht Interrupt-Eingängen selbst.

Über diesen 8-Bit-Zeiger kann man theoretisch alle 256 möglichen, vier Bytes langen Interrupt-Vektoren in der 8086/8088-Interrupt-Tabelle erreichen, wobei man allerdings ausgehend von der Basisadresse auf acht aufeinanderfolgende Vektoren festgelegt ist. Bei Verwendung der WITIO-240_{EXTENDED} wird jedoch lediglich die Interrupt-Service-Routine mit der für den gewählten IRQ in der Interrupt-Tabelle befindlichen Adresse angesprungen und mit Polling-Betrieb weitergearbeitet, sodass dieses ICW zwar programmiert werden muss, aber von keiner weiteren Bedeutung für die Programmverzweigung ist.

Auf die Bedeutung der Instruktionen ICW3 und ICW4 sowie einiger OCW's soll an dieser Stelle nicht näher eingegangen werden. Es sei auf den Anhang C - Interrupt-Controller-Baustein 8259 verwiesen.

OCW's:

OCW1:

M7	M6	M5	M4	M3	M2	M1	M0
----	----	----	----	----	----	----	----

Mit Hilfe des OCW1 können einzelne Interrupt-Eingänge deaktiviert (maskiert) werden, je nachdem, welche der Bits M0 bis M7 auf logisch "1" gesetzt sind.

Beispielsweise sperrt OCW1 = 01h die Leitung IR0

OCW2:

R	SL	EOI	0	0	L2	L1	L0
---	----	-----	---	---	----	----	----

Wird OCW2 nicht programmiert, so befindet sich der 8259A/82C59A nach der Initialisierung im sogenannten Fully Nested Mode.

Dabei hat die Interrupt-Quelle am Eingang IR0 die höchste Priorität und die an IR7 die niedrigste.

Folgende OCW's sind reine EOI (End of Interrupt) - Kommandos, die das Zurücksetzen der jeweiligen Interrupts bewirken.

Non Specific EOI-Command

OCW2:

0	0	1	0	0	X	X	X
---	---	---	---	---	---	---	---

(OCW2 = 20h)

Dieses OCW2 bewirkt, dass derjenige Interrupt im PIC zurückgesetzt wird, der als letzter der CPU übermittelt wurde.

Specific EOI-Command

OCW2:

0	1	1	0	0	L2	L1	L0
---	---	---	---	---	----	----	----

Hiermit wird der durch L0 bis L2 zu spezifizierende Interrupt zurückgesetzt.

Die nächsten beiden OCW's sind ebenfalls als EOI-Kommandos ausgelegt und regeln zusätzlich die Prioritäten der Interrupt-Quellen an den IR-Eingängen.

Automatic Rotation
(Rotate on Non-Specific EOI-Command)

OCW2:

1	0	1	0	0	X	X	X
---	---	---	---	---	---	---	---

(OCW2 = A0h)

Die Ausgabe dieses OCW's veranlasst, dass der Interrupt, der der CPU zuletzt übermittelt wurde, rückgesetzt wird und die niedrigste Priorität erhält. Die Priorität kann sich also von Interrupt zu Interrupt ändern. Diesen Modus wählt man, wenn man gleichberechtigte Interrupt-Quellen hat, die in einer bestimmten zeitlichen Abfolge alle registriert werden sollen.

Specific Rotation
(Rotate on Specific EOI-Command)

OCW2:

1	1	1	0	0	L2	L1	L0
---	---	---	---	---	----	----	----

Hiermit wird der in L0 bis L2 zu spezifizierende Interrupt zurückgesetzt und erhält die niedrigste Priorität. Diese ändert sich erst wieder nach einer erneuten Initialisierung bzw. nach einem anderen OCW2 - OCW4.

Specific Rotation
(Set Priority Command)

OCW2:

1	1	0	0	0	L2	L1	L0
---	---	---	---	---	----	----	----

Mit diesem OCW2 wird dem durch L0 bis L2 zu spezifizierenden Interrupt die niedrigste Priorität zugewiesen. Hiermit kann den Interrupt-Eingängen unabhängig vom EOI im Programm eine neue Prioritätenfolge zugewiesen werden.

OCW3

0	ESMM	SMM	0	0	P	PR	RIS
---	------	-----	---	---	---	----	-----

Mit dem Bit RR = 1 können interne Register gelesen werden. Bei RIS = 1 wird beim nächsten Lesezugriff der Inhalt des ISR ausgegeben, bei RIS = 0 erhält man Aufschluss über das IRR.

Im Anforderungsregister IRR (Interrupt Request Register) speichert der PIC anfallende Unterbrechungswünsche. Die Interrupt-Anforderungen werden mittels einer internen Logik priorisiert und entsprechend dem Inhalt des IMR (Interrupt Mask Register) maskiert. Das ISR (Interrupt Service Register) kennzeichnet dabei die höchstprioräre Unterbrechung und zeigt an, welche Interrupts derzeit bearbeitet werden.

Mit P = 1 wird der PIC auf die Polling-Betriebsart umgeschaltet.

Wird ein Interrupt zwar entgegengenommen, aber das zugehörige Interrupt-Service-Bit im 8259 nicht zurückgesetzt, so bleiben alle Interrupts gesperrt, die in der Priorität unter diesem liegen. Dieser Zustand lässt sich am einfachsten durch Umschalten in den Special-Mask-Mode lösen. Dabei werden alle nicht maskierten Interrupt-Eingänge freigeschaltet bis auf den, dessen Anforderung noch in Arbeit ist, dessen Service-Bit im ISR also noch nicht zurückgesetzt wurde. Mit ESMM = 1 wird diese Betriebsart zugelassen, mit SMM = 1 ein- und mit SMM = 0 wieder abgeschaltet.

Prioritäten-Regelungen

Hierzu muss gesagt werden, dass, solange eine höherpriorie Interrupt-Nachfrage vorliegt, ein in der Priorität darunter liegender Interrupt nicht bearbeitet wird. Normalerweise wird die Abarbeitung einer Interrupt-Routine von einem höherpriorien Interrupt nicht unterbrochen, da beim Einsprung in die Interrupt-Bearbeitung das Interrupt-Flag im Statusregister der CPU zurückgesetzt wird. Dieses Bit kann jedoch mit Hilfe eines STI (Set Interrupt Enable Flag)-Befehls gesetzt werden.

Das Rücksetzen erfolgt mit dem CLI (Clear Interrupt Flag)-Befehl. Wird eine (Sub-)Routine unterbrochen, so wird zuerst die (Sub-) Routine des höherpriorien Interrupts bearbeitet, bevor die bereits begonnene Routine wieder angesprungen und beendet wird. Ist es aus irgendwelchen Gründen nicht mehr erforderlich, die unterbrochene Routine zu beenden, so kann ein Rücksprung vermieden werden, indem von der unterbrechenden Sub-Routine aus diese z.B. mittels eines Specific EOI-Kommandos beendet und gleich ein Rücksprung in das Hauptprogramm durchgeführt wird.

4. Programmbeispiele

Um Ihnen das Programmieren der Industrial Control Interface Card WITIO-240_{EXTENDED} zu erleichtern, haben wir für Sie Beispielprogramme in GW-Basic, Power-Basic, Quick-Basic, Turbo-C und Turbo-Pascal erstellt. Die Programme sind mit Erklärungen versehen, so dass Sie das Ansprechen der Interfacebausteine nachvollziehen können. Die Beispielprogramme finden Sie im Quellcode in den entsprechenden Unterdirectories auf dem beiliegenden Datenträger.

Directory:

TP	-Programme in Turbo-Pascal
TC	-Programme in Turbo-C
GWBasic	-Programme in GW-Basic
PBasic	-Programme in PowerBasic
QBasic	-Programme in Quick-Basic
COM	-Speicherres. COM-File

Außerdem ist die aktuelle Software dieser Karte auch im Internet unter <http://www.wasco.de> zum Download verfügbar.

Vorsicht:

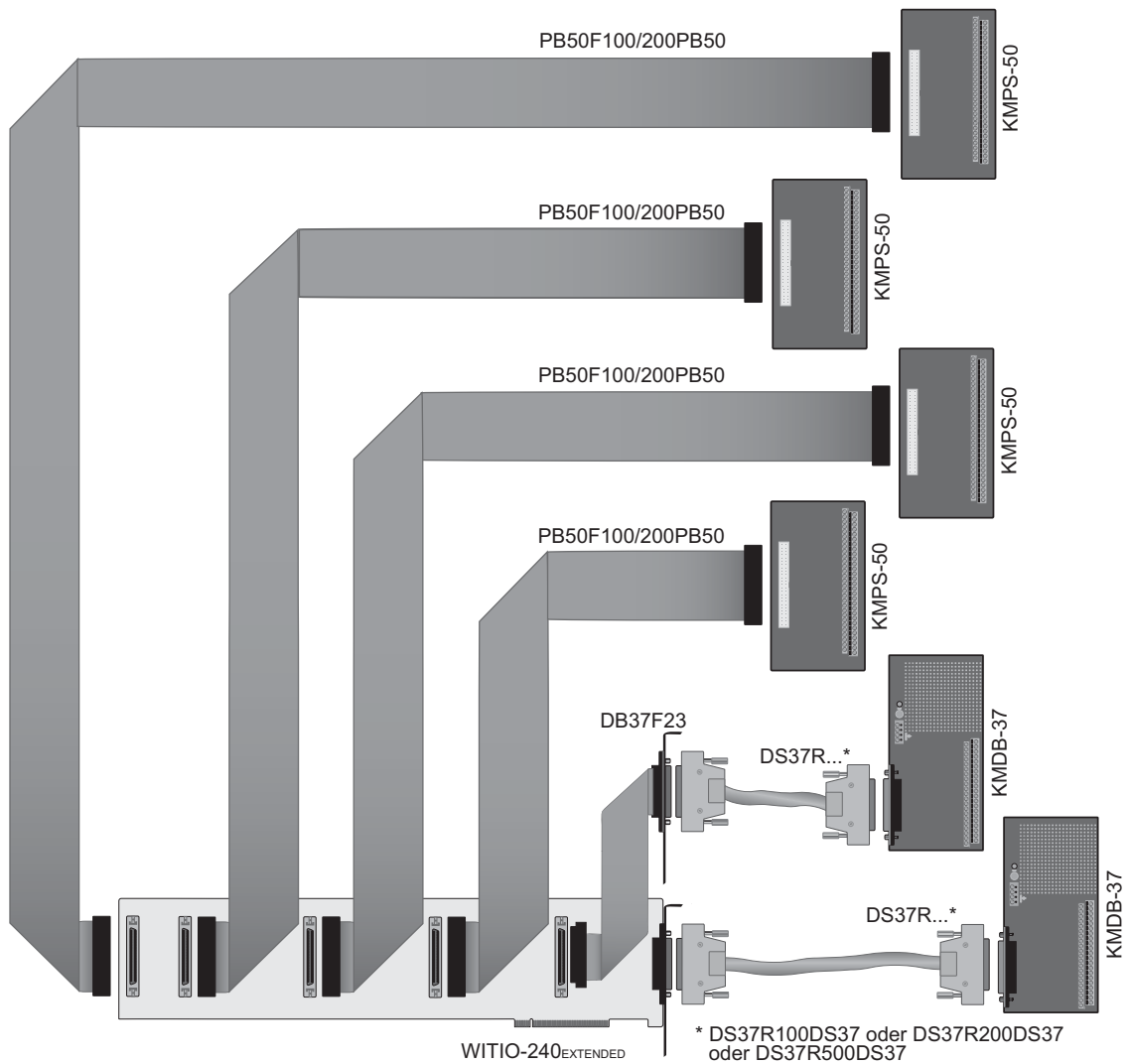
Um unnötige Rechnerabstürze zu vermeiden, sollten Sie die Erklärungen zu den jeweiligen Programmen vor dem Programmstart aufmerksam durchlesen. Dies gilt insbesondere für die Interruptroutinen und die COM-Treiber.

5. Zubehör

5.1 Passendes **wasco**[®]-Zubehör

Anschlusssteile	EDV-Nr.
DS37F23 Steckerverlegungsset	A-1975
PB50F100PB50 Verbindungsleitung	A-2012
PB50F200PB50 Verbindungsleitung	A-2016
KMDS-50 Klemm-Modul	A-2036
KMDB-37 Klemm-Modul	A-2046
DS37R100 Anschlussleitung	A-199802
DS37R100DS37 Verbindungsleitung	A-202200
DS37R200DS37 Verbindungsleitung	A-202400
DS37R500DS37 Verbindungsleitung	A-202800

5.2 Anschlussstechnik (Anwendungsbeispiel)



5.3 Einzelkomponenten zur Eigenkonfektionierung

Einzelkomponenten	EDV-Nr.
DSS37L D-Sub-Stecker 37pol. für Lötanschluss	A-5506
DSH37L D-Sub-Haube 37pol. Stecker (Lötanschluss)	A-5586
DSS37F D-Sub-Stecker 37pol. für Flachbandleitung	A-5526
DSB37F D-Sub-Buchse 37pol. für Flachbandleitung	A-5566
DA37I Slotblech mit Ausschnitt für 37pol. Stecker/Buchse	A-5754
PBZ40F Pfostenbuchse 40pol. für Flachbandleitung	A-5642
FBL37 Flachbandleitung 37pol.	A-5718
FBL40 Flachbandleitung 40pol.	A-5720

6. Fehlersuche

Im folgenden finden Sie eine kurze Zusammenstellung der häufigsten, bekannten Fehlerursachen, die während der Inbetriebnahme oder während der Arbeit mit der WITIO-240_{EXTENDED} auftauchen können.

Prüfen Sie bitte zunächst folgende Punkte, bevor Sie mit Ihren Händler Kontakt aufnehmen, denn wir hoffen, dass sich damit bereits der größte Teil Ihrer Probleme lösen lässt.

1. Sitzt die WITIO-240_{EXTENDED} richtig in der Steckverbindung?
2. Ist die Basisadresse, der WITIO-240_{EXTENDED} richtig eingestellt?
3. Wurden die Adressen in der Software an die Basisadresse der WITIO-240_{EXTENDED} angepasst?
4. Liegen andere Interfacekarten auf den gleichen Adressbereich?
5. Hat die Sicherung (F1) der WITIO-240_{EXTENDED} angesprochen?
6. Sind alle Kabelverbindungen in Ordnung?
7. Wurde die neueste Treiberversion des **wasco**[®] Treibers installiert?
Updates finden Sie unter: <http://www.messcomp.com>
<http://www.wasco.de>

7. Technische Daten

Digitale Ein/Ausgänge TTL

Bausteine: 10 *8255 oder 71055
Kanäle: 240, TTL-kompatibel
Jeder Baustein ist organisiert in Port A, Port B und Port C
Port A und B sind in 8-Bit-Gruppen, Port C ist in einer 8-Bit-Gruppe oder in zwei 4-Bit-Gruppen als Ein- oder Ausgänge programmierbar

Interruptcontroller

Baustein: 8259A oder 71059
8 programmierbare Kanäle
Übergabe der Interrupts auf IRQ2 bis IRQ7 des Rechners mit Jumper wählbar

Timer

Baustein: 8254 oder 71054
3 * 16 Bit Abwärtszähler
Zählfrequenz: max. 8 MHz
Zeitabhängige Interruptauslösungen
Takt intern vom Quarzoszillator oder extern über Jumper wählbar

Quarzoszillator

4 MHz

Anschlussstecker

1 * 37polige D-Sub-Buchse
1 * 40poliger Pfostenstecker
4 * 50poliger Pfostenstecker
2 * 40polige Pfostenstecker (Kompatibilitätsstecker zur PC-8255)

Sicherung

+ 5 V 1 A Miniatursicherung F1

Stromverbrauch

+ 5 V typ. 400 mA

Sonstige technische Daten

Abmessungen: 340 mm x 100 mm (l x h)
Platinenaufbau: 4lagige Multilayer-Platine
Sicherung für Spannungsversorgung
LED zur Spannungskontrolle
Alle IC-Fassungen mit vergoldeten Kontakten

8. Produkthaftungsgesetz

Hinweise zur Produkthaftung

Das Produkthaftungsgesetz (ProdHaftG) regelt die Haftung des Herstellers für Schäden, die durch Fehler eines Produktes verursacht werden.

Die Verpflichtung zu Schadenersatz kann schon gegeben sein, wenn ein Produkt aufgrund der Form der Darbietung bei einem nichtgewerblichen Endverbraucher eine tatsächlich nicht vorhandene Vorstellung über die Sicherheit des Produktes erweckt, aber auch wenn damit zu rechnen ist, dass der Endverbraucher nicht die erforderlichen Vorschriften über die Sicherheit beachtet, die beim Umgang mit diesem Produkt einzuhalten wären.

Es muss daher stets nachweisbar sein, dass der nichtgewerbliche Endverbraucher mit den Sicherheitsregeln vertraut gemacht wurde.

Bitte weisen Sie daher im Interesse der Sicherheit Ihre nichtgewerblichen Abnehmer stets auf Folgendes hin:

Sicherheitsvorschriften

Beim Umgang mit Produkten, die mit elektrischer Spannung in Berührung kommen, müssen die gültigen VDE-Vorschriften beachtet werden.

Besonders sei auf folgende Vorschriften hingewiesen:

VDE0100; VDE0550/0551; VDE0700; VDE0711; VDE0860.

Sie erhalten VDE-Vorschriften beim vde-Verlag GmbH, Bismarckstraße 33, 10625 Berlin.

- * Vor Öffnen eines Gerätes den Netzstecker ziehen oder sicherstellen, dass das Gerät stromlos ist.
- * Bauteile, Baugruppen oder Geräte dürfen nur in Betrieb genommen werden, wenn sie vorher in ein berührungssicheres Gehäuse eingebaut wurden. Während des Einbaus müssen sie stromlos sein.
- * Werkzeuge dürfen an Geräten, Bauteilen oder Baugruppen nur benutzt werden, wenn sichergestellt ist, dass die Geräte von der Versorgungsspannung getrennt sind und elektrische Ladungen, die in im Gerät befindlichen Bauteilen gespeichert sind, vorher entladen wurden.
- * Spannungsführende Kabel oder Leitungen, mit denen das Gerät, das Bauteil oder die Baugruppe verbunden sind, müssen stets auf Isolationsfehler oder Bruchstellen untersucht werden. Bei Feststellen eines Fehlers in der Zuleitung muss das Gerät unverzüglich aus dem Betrieb genommen werden, bis die defekte Leitung ausgewechselt worden ist.
- * Bei Einsatz von Bauelementen oder Baugruppen muss stets auf die strikte Einhaltung der in der zugehörigen Beschreibung genannten Kenndaten für elektrische Größen hingewiesen werden.
- * Wenn aus den vorgelegten Beschreibungen für den nichtgewerblichen Endverbraucher nicht eindeutig hervorgeht, welche elektrischen Kennwerte für ein Bauteil gelten, so muss stets ein Fachmann um Auskunft ersucht werden.

Im Übrigen unterliegt die Einhaltung von Bau und Sicherheitsvorschriften aller Art (VDE, TÜV, Berufsgenossenschaften usw.) dem Anwender/Käufer.

9. EG-Konformitätserklärung

Für das folgende Erzeugnis

WITIO-240_{EXTENDED}
EDV-Nummer A-1258

wird hiermit bestätigt, dass es den Anforderungen der betreffenden EG-Richtlinien entspricht. Bei Nichteinhaltung der im Handbuch angegebenen Vorschriften zum bestimmungsgemäßen Betrieb des Produktes verliert diese Erklärung Ihre Gültigkeit.

EN 55022 Klasse B
IEC 801-2
IEC 801-3
IEC 801-4
EN 50082-1
EN 60555-2
EN 60555-3

Diese Erklärung wird verantwortlich für den Hersteller

Messcomp Datentechnik GmbH
Neudecker Str. 11
83512 Wasserburg

abgegeben durch

Dipl.Ing.(FH) Hans Schnellhammer
(Geschäftsführer)

Wasserburg, 06.06.2006



Referenzsystem - Bestimmungsgemäßer Betrieb

Die PC-Erweiterungskarte ist ein nicht selbstständig betreibbares Gerät, dessen CE-Konformität nur bei gleichzeitiger Verwendung von zusätzlichen Computerkomponenten beurteilt werden kann.

Die Angaben zur CE-Konformität beziehen sich deshalb ausschließlich auf den bestimmungsgemäßen Einsatz der PC-Erweiterungskarte in folgendem Referenzsystem:

Schaltschrank:	Vero IMRAK	3400 804-530061C 802-563424J 802-561589J
19" Gehäuse:	Vero PC-Gehäuse	145-010108L
19" Gehäuse	Zusatzelektronik	519-112111C
Motherboard:	passiv Vero	425-309911E
CPU-Board:	Advantech	PCA-6143P
Floppy-Controller:	auf CPU-Board	
Floppy	TEAC	FD-235HF
Grafikkarte:	Advantech	PCA-6443
Schnittstellen:	WITIO-240 _{EXTENDED}	A-1258